

# CADvision!online

## N° 2

### **Sommaire :**

**30 juillet 2004**

Partenariat CLIENT	-	Le centre JACQUES ARNAUD
Infos CADSTAR	-	Nouvelle version 7.0 pour l'automne 2004
Nouveauté CADSTAR	-	Nouveau module CADSTAR SI Verify
Infos Active-HDL	-	Le module de co-vérification Hardware/Software COVER
Infos BETASOFT	-	Introduction sur l'analyse thermique
Forums CADvision	-	Un nouveau Service Technique en ligne, à essayer

### **Partenariat CLIENT . . .**

Notre client le **CENTRE JACQUES ARNAUD** à Bouffemont (95) équipé de 13 postes en CAO électronique CADSTAR, est un centre de reclassement professionnel accueillant des adultes de toute la France.



A l'issue des 22 mois de formation en CAO électronique, les stagiaires Techniciens de bureau d'études en électronique doivent effectuer un stage d'application en entreprise.

La prochaine période d'application en entreprise aura lieu du **20 septembre 2004 au 10 décembre 2004** ce stage conventionné est gratuit pour votre entreprise.  
ces personnes seront libres pour une embauche définitive dès le **20 décembre 2004.**

## CADSTAR

Si vous recherchez actuellement un nouvel opérateur pour votre bureau CAO, n'hésitez pas à contacter

**M. Bernard VERDIER**

Responsable des formations

Au 01 39 35 35 35 poste 3119 ou 01 39 35 35 14

[b.verdier@cmpja.net](mailto:b.verdier@cmpja.net)

Pour plus d'informations, connectez-vous sur [www.cja-arnaud.asso.fr](http://www.cja-arnaud.asso.fr)



2 rue Galilée  
78280 GUYANCOURT  
France  
Tel +33 1 39 30 65 11  
Fax +33 1 39 30 65 08  
[www.cadvision.fr](http://www.cadvision.fr)

3 Place de Palais  
26000 VALENCE  
France  
Tel +33 1 39 30 65 11  
Fax +33 1 39 30 65 08  
[www.cadvision.fr](http://www.cadvision.fr)

L'équipe technique de CADvision  
[support@cadvision.fr](mailto:support@cadvision.fr)

## Infos CADSTAR . . .

L'automne 2004 verra l'arrivée de la Version 7.0 de CADSTAR, qui est actuellement en fin de développement.

Cette version 7.0 reste dans la continuité du développement de nouvelles fonctionnalités, l'amélioration de l'ergonomie et l'augmentation de la vitesse des traitements, tout en répondant aux principales demandes des utilisateurs.

Vous trouverez ci après le détail des principales évolutions.

Version 7.0  
CADSTAR

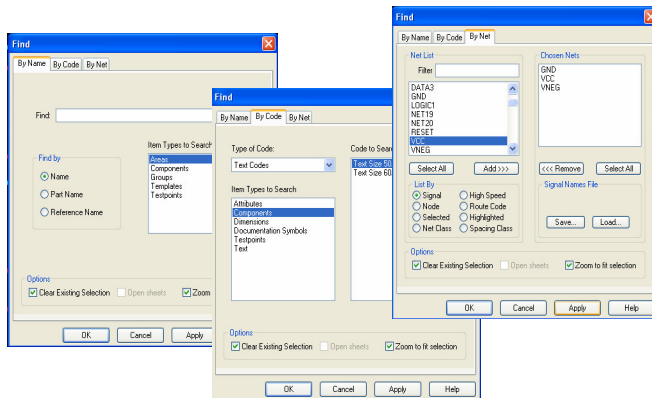
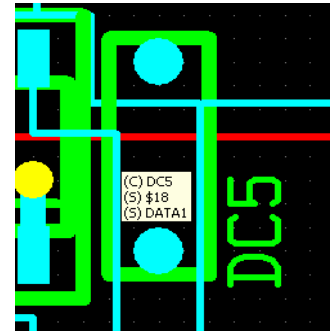
### Pour une plus grande souplesse et facilité d'utilisation



**CADSTAR 7.0**, supporte l'utilisation multi-écrans, permettant par exemple la vue d'un PCB sur l'un et l'affichage du Library Searcher ou des rapports sur le second.

• Le choix du type de licence, par clé de soft (Node Locked) ou réseau (network Licenced) paramétrable depuis le menu **Tools | Options**

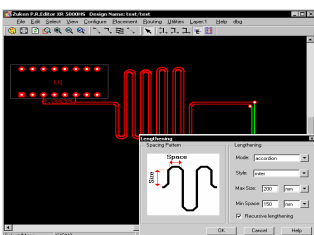
- Lors du déplacement de la souris l'info bulle (**Design Tool Tips**) fournit une information rapide sur les éléments du dessin. A la position du curseur, le nom des Composants, des Nets, ou de tous les objets pointés sont listés dans une fenêtre *pop-up*.
- Il est maintenant possible de copier ou d'imprimer une section sélectionnée dans un rapport par un simple *click and drag* sur la section.



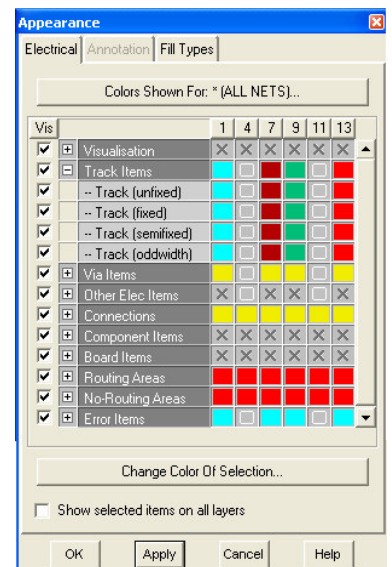
- Un nouveau menu **Find**, composé de trois onglets remplace l'ancienne commande.
- Ce puissant outil de recherche peut être utilisé pour trouver et sélectionner tous les objets du dessin selon leur **Type** (Composants, Areas, Groupes, Textes, Attributs ...) et ayant pour critères de recherche **By Name**, les divers noms de l'élément ou **By Code**, le code de l'élément, ainsi que **By Nets** pour les équipotentielles

### PR Editor XR est de plus en plus intégré à Windows

- La fonction **Colors** est remplacée par le nouveau dialogue **Apparence**, beaucoup plus conviviale. Donnant un accès plus rapide et direct à la visibilité et la gestion des couleurs de chacune des entités.
- La sélection est aidée, par des informations dans la barre de statut, et l'action par la touche TABULATION pour basculer d'une entité à l'autre.
- Des assistants de routage (**Routing Wizard**) fournissent un mécanisme puissant dans l'élaboration de tâches automatiques pour routage.

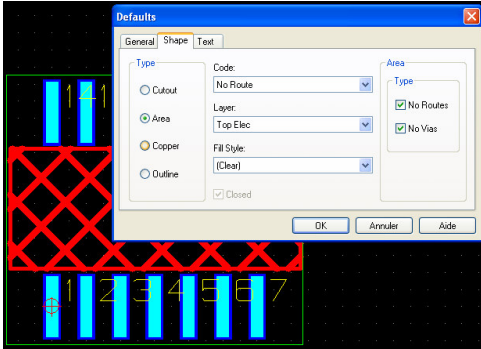


- Un nouvel assistant dans le **Constraints Manager** pour la gestion des serpentins.
- Insertion de serpentins dans le routage de **Paires Différentielles**
- Routage par tolérance de longueur sur un groupe de signaux (**Skrew Group**)



## En réponse aux demandes des utilisateurs, suite aux sondages réalisés

La création de **zones d'interdictions de routage** directement dans les empreintes PCB.



- Ces areas **No Routes** ou **No Vias** vous permettrons de définir des composants contenant des zones d'interdictions de pistes et / ou de traversés avec la prise en compte de ces zones lors du routage et des contrôles de Design Rules Check.
- Le **Library Editor** reprend à l'identique du PCB Design, les fonctions d'origine modifiable - **Interactive Origin**, d'outil de mesure - **Mesure Tool**, ainsi que la fenêtre de coordonnées - **Shape Properties**.

Autre demandes présent en compte :

- Le choix de la visibilité des *Pin Numbers* sur les composants discrets, la gestion des connecteurs dans les *Variantes* en schématique, la rotation des composants au 1/1000 de degré, et l'extraction des textes dans les fichiers au format PDF.

### Mais surtout

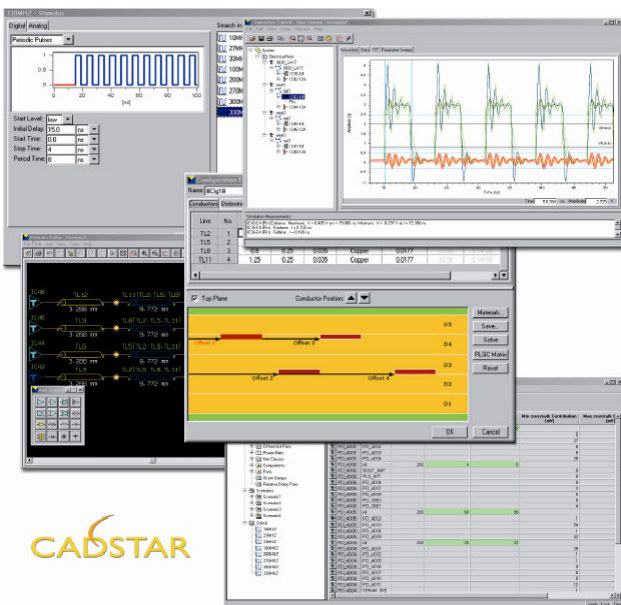
Router dans un plan cuivre (*Copper Pour*) existant sans avoir à le vider.

Grâce à l'option « *Automatic Repour* », un template possédant cet attribut autorise le routage manuel ou automatique au travers du plan et régénère le cuivre instantanément.

## Nouveauté CADSTAR . . .

## CADSTAR SI Verify

Un nouveau module CADSTAR de vérification post-routage et d'analyse en intégrité de signal. Totalement intégré à CADSTAR et au Gestionnaire de Contraintes du PR Editor XR High Speed.

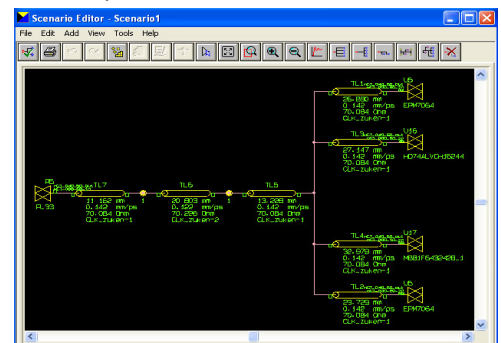


**CADSTAR SI** utilise une approche précise dans la simulation des lignes de transmission pour l'analyse des effets de réflexion, de diaphonie, et le calcul des délais. L'analyse est temporelle ou fréquentielle, les stimuli analogiques ou digitaux sont éditables.

La simulation des nets critiques

- Interactive, en ligne avec le circuit PCB. Permet la visualisation et les mesures, de délais, temps de montée & descente, overshoots & undershoots, couplage de lignes en affichage type oscilloscope.
- Batch, listant les résultats sous forme de tableaux, exportables aux formats tableur ou HTML

La bibliothèque de models, possède un outil graphique d'importation, de vérification, et d'édition de models IBIS



La sophistication du **Scenario Editor** vous permet d'expérimenter

- La technologie de votre PCB
- La topologie de vos Nets
- Le type de terminaison approprié





CoVer d'Aldec, est une plate-forme de co-vérification permettant aux ingénieurs Hardware et aux développeurs Software de travailler en parallèle et de manière synchrone sur un projet, assurant le maximum d'efficacité au design et la délivrance sur le marché (Time-to-Market) la plus courte.

### Support pour les cœurs de Microprocesseurs logiciel

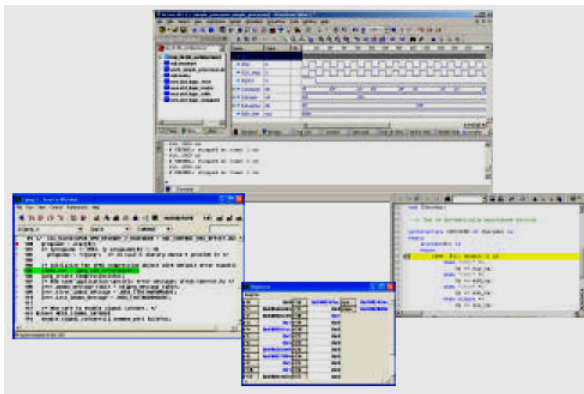
Les designs SoC (System-on-Chip) FPGA ou ASIC incluent un processeur + logiciel embarqué et des composants périphériques. CoVer est capable de migrer le processeur sur une carte, permettant au simulateur logiciel HDL (Active-HDL ou Riviera) de vérifier seulement la partie RTL du design et d'exécuter le TestBench. Cela permet au développeur logiciel de déboguer et de vérifier le processeur fonctionnant aux vitesses matérielles.

### Un seul Environnement

CoVer d'Aldec fournit un environnement de co-vérification matériel/logiciel complet qui permet aux designers d'évaluer des conceptions aux vitesses quasi réelles, en maintenant l'accès au simulateur HDL pour explorer et corriger des erreurs dans la conception Hardware.

### CoVer:

- Permet aux ingénieurs matériel et logiciel de travailler en parallèle sur une seule conception
- Les débogueurs logiciel et matériel travaillent en conjonction l'un avec l'autre
- Les parties embarquées restent sur la carte pour éliminer la simulation de logiciel embarqué gourmande en temps d'exécution.



Active-HDL & GDB constituent ainsi un environnement de débogage complet :

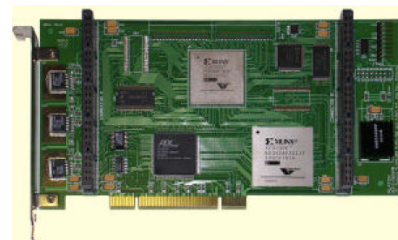
#### Avantages pour l'Ingénieur Matériel

- Le processeur réside dans le matériel, et non dans le logiciel, on fournit 100 % de la vérification.
- Tout le processus de conception matériel arrive dans Active-HDL, tandis que la seule partie figée du système, le processeur, est introduite dans le matériel.
- Les Pleines possibilités et fonctions du débogueur d'Active-HDL sont disponibles.
- Les développeurs logiciels peuvent vérifier des

problèmes pour des ingénieurs Hardware sur la même configuration simulée. Cela économise du temps et améliore radicalement la validation finale.

#### Avantages pour l'Ingénieur Logiciel

- Le débogage C/Assembleur se fait dans le logiciel GDB qui est familier aux développeurs logiciels.
- Suivent immédiatement tous les changements faits par des concepteurs Hardware parce que la dernière version de la conception est disponible immédiatement après avoir lancé une compilation.
- Depuis le début du processus de conception, le code est développé pour le processeur résidant dans le matériel, au lieu de résider seulement dans le logiciel, permettant pleinement la vérification du code.
- Déboguage rapide et performance processeur à plusieurs MHz. Aucune procédure de câblage, de Synthèse, ou d'Implémentation n'est nécessaire pour réaliser un débogage.



## Infos **BETAsoft**

**BETAsoft** est un outil d'analyse thermique pour cartes électroniques, qui a été développé à la base pour la Télécommunication. Cette solution est la plus simple d'utilisation et la plus rapide du marché. De plus, **Betasoft-Board** et **Betasoft MCM/BGA** sont les seuls outils d'analyse disponibles basés sur PC.

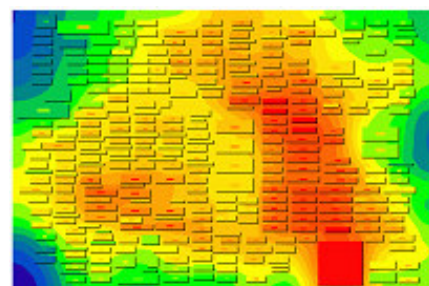
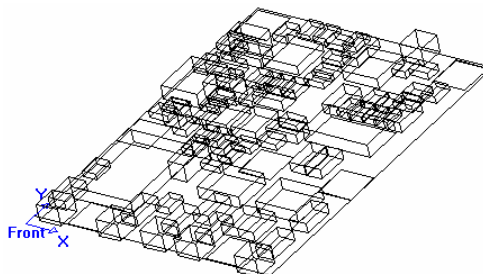
### **BETAsoft Board**

#### La carte

Par simple paramétrage des sources de chaleur, des vias, des vis thermiques ainsi que les dissipateurs de chaleur, il est possible de modéliser les cartes filles, les trous et les zones à ne pas analyser.

BETAsoft analyse jusqu'à 1500 composants par face. Les plans de masse, la position et la mise en boîtier de la carte sont des éléments pris en compte par le logiciel.

Une vue 3D, des paramètres de forme de carte et des propriétés thermiques locales permettent de coller au mieux à la réalité et d'avoir une analyse fiable!!! Typiquement, grâce à la vue 3D, il est facile de prévoir l'écoulement de l'air sur la carte selon les hauteurs de composants.

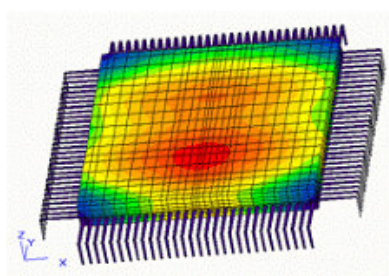


#### Les composants

Pour rester fidèle aux conditions réelles, sont insérées, les propriétés de la colle thermique et les composants basés sur du cuivre. Il sera précisé si ce sont des composants hybrides ou simplement spécifier le type de boîtier. De nombreux paramètres comme la conductivité thermique de la puce au boîtier ( $\theta_{jc}$ ), la dissipation en puissance aideront à améliorer l'analyse. Si vous ne connaissez pas les paramètres thermiques, il vous suffira de choisir le matériau correspondant dans une librairie très complète.

#### Les vues

**BETAsoft** prévoit plusieurs vues permettant d'améliorer le positionnement de vos composants. L'utilisateur dispose de la vue *Power* (puissances des composants), *Excess* (composants dépassant la limite en température), *Température* (le flux thermique), *Gradient* (Zones de chocs thermiques) et bien d'autres ...



### **BETAsoft MCM/BGA/IC**

L'Analyse Thermique de MCM se fait par l'analyse de couches critiques définies par l'utilisateur et par des sondes de température. On peut ainsi voir l'évolution thermique à chaque point de la carte.

On voit ci-contre que l'on dissèque le composant pour observer les zones subissant une trop forte température.

## Forum **CADvision**

N'oubliez pas que **CADvision** met à votre disposition une zone de ressources techniques sur les principaux outils et des forums de discussion. Nous espérons donc que vous serez nombreux à l'utiliser que ce soit pour poser des questions techniques, faire des suggestions ou discuter avec d'autres utilisateurs.

### **Site Web CADvision**

N'hésitez pas à consulter aussi notre **nouveau site web** :

[www.cadvision.fr](http://www.cadvision.fr)

